

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problems Mailbox.**

⑫ 公開特許公報(A) 平2-2201

⑬ Int.Cl.⁵

識別記号

庁内整理番号

⑭ 公開 平成2年(1990)1月8日

H 03 K 17/00
H 02 H 7/20
9/02
H 03 K 17/08
17/16
19/0175

J 8124-5 J
D 6846-5 G
Z 7337-5 G
C 8124-5 J
B 8124-5 J

8326-5 J H 03 K 19/00 1 0 1 K

審査請求 未請求 請求項の数 1 (全7頁)

⑮ 発明の名称 半導体入力保護回路

⑯ 特 願 昭63-143652

⑰ 出 願 昭63(1988)6月13日

⑱ 発 明 者 阿 部 憲 幸 神奈川県横浜市神奈川区宝町2番地 日産自動車株式会社
内⑲ 発 明 者 木 村 隆 志 神奈川県横浜市神奈川区宝町2番地 日産自動車株式会社
内

⑳ 出 願 人 日産自動車株式会社 神奈川県横浜市神奈川区宝町2番地

㉑ 代 理 人 弁理士 中村 純之助

明 細 書

1. 発明の名称

半導体入力保護回路

2. 特許請求の範囲

入力端と電源端子間および入力端と接地端子間にそれぞれ接続されたクランプ用ダイオードと、上記入力端に一方の電極が接続され他方の電極が電源端子または接地端子に接続されたコンデンサと、上記入力端の電圧をプルアップまたはプルダウンするプル抵抗と、上記入力端に接続された検知回路と、を半導体集積回路で構成し、また、上記入力端から外付けの保護抵抗を介してオンオフのデジタル信号を発生する信号発生スイッチの一端に接続してなり、上記検知回路は上記信号発生スイッチがオン状態のときに上記プル抵抗と保護抵抗とを介して上記信号発生スイッチに流れる電流値に応じて上記信号発生スイッチがオン状態かオフ状態かを判別する回路であり、かつ、上記保護抵抗の抵抗値を上記プル抵抗の抵抗値より大

きな値に設定したことを特徴とする半導体入力保護回路。

3. 発明の詳細な説明

〔発明の利用分野〕

この発明は、電子回路を周囲から混入するノイズから保護する入力保護回路に関し、特に半導体集積回路化に適した半導体入力保護回路に関するものである。

〔従来技術〕

従来の電子回路の入力保護回路としては、例えば“電気科学シリーズ CMOSの応用技報”1980, 産報出版, pp47~48 に記載されているものがある。

第6図は上記のごとき従来の入力保護回路の一例の回路図である。

第6図において、破線で囲んだ部分が入力保護回路1であり、保護抵抗2、コンデンサ3および電圧クランプ用のダイオード4および5から構成されている。また、プルアップ抵抗6と信号発生スイッチ7との接続点が配線コネクタ9を介して上記入力保護回路1に接続され、信号発生スイッ

チ7の開閉によるA点の電位変化がデジタル信号として入力保護回路1を介して、電子回路8(B点が入力点)に与えられる。

上記の回路においては、信号発生スイッチ7からA点までの配線上に、例えば、サージ、電波障害、SWチャタリング等のノイズが混入した場合に、保護抵抗2とコンデンサ3とによって決まる時定数でフィルタリングすることによってノイズを除去するようになっている。また、サージ等の過電圧入力印加された場合には、ダイオード4、5と保護抵抗2の経路で過電圧による電流を逃すことにより、電子回路8の過電圧、過電流破壊を防ぐようになっている。

実用的な保護回路、例えば自動車用の電子回路における入力保護回路に要求される機能は次のようなものである。

- (1) 各種の誘導性負荷で発生する数百Vのサージのエネルギーを吸収し、電子回路の破壊を防ぐ。
- (2) 車両外部からの強力な電磁波による電波障害ノイズや前記のサージによる高周波のノイズバ

製造工程も特殊プロセスではなく最も一般的なCMOS標準プロセスが望ましい。

〔発明が解決しようとする課題〕

第6図の入力保護回路をCMOS IC化する場合には、出来るだけ部品数削減を計るためプルアップ抵抗6はIC内蔵とするのが望ましい。しかし、保護抵抗2は、ICの入力部に直接数百Vの過電圧が印加されるとICが破壊するおそれがあるので、安全ため外付けとする方がよい。

したがって、その場合の入力保護回路としては、例えば、第7図に示すような回路が考えられる。第7図において、一点鎖線で囲まれた部分がIC化されたCMOS入力保護回路10である。そして保護抵抗2はCMOS入力保護回路10の外部に移動(A点と配線コネクタ9との間に移動)して外付けとなり、また、プルアップ抵抗6がCMOS入力保護回路10内に移動することになる。なお、11は波形整形のためのバッファ回路である。

しかし、実際の使用条件を考慮すると、上記のごときIC化入力保護回路は実現が困難である。

ルスを除去し、電子回路の誤動作を防ぐ。

(3) 入力保護回路周辺の機能で重要なものとしては、振動、温度、湿度等において苛烈な環境下にある車両用として、電子回路と信号発生スイッチとを結ぶ配線のコネクタ(前記第6図の9)の接点の酸化が原因となる導通不良による誤動作を防ぐために、接点の酸化被膜を破るだけの、所定値以上の接点電流(通常1mA~2mA以上)を確保できること。

上記のごとく、入力保護回路は電子回路の信頼性を確保する手段として極めて重要であり、より高い信頼性を得るために構成部品数の削減が望まれる。また部品数の削減によって電子回路製造時の組付けコスト低減という効果も得られる。

上記の部品数削減の一方法として入力保護回路の集積回路化(以下、IC化と記す)が考えられる。複数の入力信号に対してIC化を行えば、部品数を大幅に削減することが出来る。なお、コスト低減の意味からは、ICはハイブリッドICではなくモノリシックICが望ましく、さらにIC

すなわち、実際の使用条件において、サージ印加時にダイオード4、5を流れる電流 I_d によってラッチアップが生じるのを防止するために、例えば、サージ電圧を±300Vと仮定し、 $I_d \leq 100$ mAとすると、外付けする保護抵抗2の抵抗値 R は、 $300V/R \leq 100$ mAから、

$$3k\Omega \leq R \cdots \textcircled{1} \quad \text{となる。}$$

また、配線コネクタ9の接点の酸化被膜を確実に破るため、コネクタ接点電流 I_c を、例えば $I_c \geq 1$ mAとし、電源電圧 $V_{cc} = 5$ Vとすれば、保護抵抗2の抵抗値 R とプルアップ抵抗6の抵抗値 r は、 $5V/(R+r) \geq 1$ mAから、

$$R+r \leq 5k\Omega \cdots \textcircled{2} \quad \text{となる。}$$

また、上記の①と②から、

$$r \leq 2k\Omega \cdots \textcircled{3} \quad \text{となる。}$$

上記の①と③から判るように、実際の使用条件においては、保護抵抗2の抵抗値 R をプルアップ抵抗6の抵抗値 r よりもかなり大きくする必要のある場合が生じるが、 R が r より大きいと信号発生スイッチ7のオンとオフとの判別が困難になる

という問題がある。すなわち、第7図において、入力保護回路の入力電圧値（A点の電圧）は、信号発生スイッチ7がオフの場合は電源電圧 V_{cc} となり、オンの場合は $R \cdot V_{cc} / (R + r)$ となる。したがって $R > r$ の場合には、オン時とオフ時の電圧差が小さくなり、判別が困難になる。

特に、波形整形用のバッファ回路11を設けた場合は、通常のCMOSバッファ回路の論理スレッシュホールド電圧 V_{th} が電源電圧 V_{cc} に対して $V_{th} = (V_{cc} / 2)$ であるため、前記の信号発生スイッチ7がオンのときのA点電圧が $V_{cc} / 2$ 未満でなければオフ時の電圧と区別することが出来ない。しかし、前記のごとく、 $R > r$ の場合には、信号発生スイッチ7がオンのときのA点電圧は $V_{cc} / 2$ より大きくなるので、入力信号の判別が全く不可能になってしまう。例えば、前記の条件①③のうちで最も R と r とが近い値、 $R = 3 \text{ k}\Omega$ 、 $r = 2 \text{ k}\Omega$ を用いた場合であっても、オン時のA点電圧は、

$$3 V_{cc} / (3 + 2) = 3 / 5 V_{cc} > (1 / 2) V_{cc}$$

それぞれ接続されたクランプ用ダイオードと、上記入力端に一方の電極が接続され他方の電極が電源端子または接地端子に接続されたコンデンサと、上記入力端の電圧をプルアップまたはプルダウンするプル抵抗と、上記入力端に接続された検知回路と、を半導体集積回路で構成し、また、上記入力端から外付けの保護抵抗を介してオンオフのデジタル信号を発生する信号発生スイッチの一端に接続してなり、上記検知回路は上記信号発生スイッチがオン状態のときに上記プル抵抗と保護抵抗とを介して上記信号発生スイッチを流れる電流値に応じて上記信号発生スイッチがオン状態かオフ状態かを判別する回路であり、かつ、上記保護抵抗の抵抗値を上記プル抵抗の抵抗値より大きな値に設定するように構成している。

上記の検知回路は、具体的には、例えば後記第1図で詳述することく、上記保護抵抗の抵抗値を R 、上記プル抵抗の抵抗値を r 、電源電圧を V_{cc} とした場合に、該検知回路の論理スレッシュホールド電圧 V_{th} を、

となり、オフ時とオン時との区別が出来なくなってしまうことになる。

なお、上記の問題は、従来の第6図のようにプルアップ抵抗6もICの外付けとした回路を用いれば解消することが出来るが、その方法では外付部品の増加を招くためIC化の目的およびメリットに反することになる。また、コネクタ接点電流を増加させるために電源電圧 V_{cc} を高い電圧とする方法も考えられるが、通常、電子回路に与えられている安定化電源は5Vであるため、高電圧電源回路を別に備える必要を生じ、やはり入力保護回路IC化の目的およびメリットに反することになる。

本発明は、上記のごとき問題を解決するためになされたものであり、実際の動作条件においてIC化に適した半導体入力保護回路を提供することを目的とする。

〔課題を解決するための手段〕

上記の目的を達成するため、本発明においては、入力端と電源端子間および入力端と接地端子間に

$$R \cdot V_{cc} / (R + r) < V_{th} < V_{cc}$$

の範囲の値に設定し、上記信号発生スイッチがオフときにおける入力端の電圧 $V_{off} = V_{cc}$ と、上記信号発生スイッチがオンのときの入力端の電圧 $V_{on} = R \cdot V_{cc} / (R + r)$ とを、

$$V_{on} < V_{th} < V_{off}$$

として判別するものである。

上記のように構成したことにより、本発明においては、前記従来技術の問題で述べたごとく、サージ保護用のダイオードにサージ印加時に流れるダイオード電流の許容値 I_d と、コネクタの酸化絶縁を防止するためのコネクタ接点電流の所定値 I_c とを厳しく設定したことによって、保護抵抗の抵抗値 R とプル抵抗の抵抗値 r がとり得る抵抗値の関係が $R > r$ となる場合であっても、上記検知回路によって信号発生スイッチのオン・オフを確実に検知することが出来る。

〔発明の実施例〕

第1図は、本発明の一実施例の回路図である。

第1図において、一点鎖線で囲まれた部分がI

C化された半導体入力保護回路21であり、高周波ノイズ除去用のコンデンサ23と、過電圧入力保護のための電圧クランプ用のダイオード24、25と、プルアップ抵抗26と、検知回路30（詳細後述）とから構成されている。なお、破線で示すようにサンプリング回路31を設けてもよい。

また、半導体入力保護回路21の入力端A点には、信号発生スイッチ27でつくられる信号が配線コネクタ29と外付けの保護抵抗22とを介して入力される。また、半導体入力保護回路21の出力端B点は後続の電子回路28の入力に接続されている。

なお、第1図においては、入力系統の1チャンネルのみを示しているが、実際には上記のごときチャンネルを入力系統の数だけ複数チャンネル集積して構成する。

また、上記のサンプリング回路31は次のごとき理由で設けるものである。すなわち、ICに内蔵する場合にはコンデンサ23の容量を大きくすることが困難であり、そのため十分なフィルタリングが出来にくい場合があるので、サンプリング回路

31によって、サンプリングと2連照合（2個以上のサンプル値が連続して同じ値のときにのみ信号発生と判定する方法、3連以上の照合方法もある）を行なうことにより、チャタリング・ノイズのような持続時間の短いノイズを除去するものであり、必要に応じて設ければよい。

検知回路30は、信号発生スイッチ27がオン（閉）状態となった時に保護抵抗22とプルアップ抵抗26とを介して流れる電流値に応じて信号発生スイッチ27がオンかオフかを判定するものであり、具体的には、上記電流が流れず、したがってA点の電圧がVccである場合には、信号発生スイッチ27がオフであると判断して“1”信号（高レベル）を出力し、また、上記の電流によって生じるA点の電圧降下の値が所定値以上になった時（A点の電圧が所定値以下に低下した時）には信号発生スイッチ27がオンであると判断して“0”信号（低レベル）を出力する。

この検知回路30は、入力電圧の判別閾値Vthが、

$$V_{th} = K \cdot V_{cc} \dots (1)$$

に設定されている。

ただし、上記のKの値は、保護抵抗22の抵抗値をR、プルアップ抵抗26の抵抗値をrとした場合に、

$$R / (R + r) < K < 1 \dots (2)$$

の範囲の値であり、かつ、

$$R > r \dots (3)$$

に設定する。

したがってVthの値は、(1)、(2)式から、

$$R \cdot V_{cc} / (R + r) < V_{th} < V_{cc} \dots (4)$$

の範囲の値に設定することになる。

以下、作用を説明する。

第1図の回路において、信号発生スイッチ27がオフときは、保護抵抗22に電流が流れないので、このときのA点の電圧Voffは、

$$V_{off} = V_{cc} \dots (5)$$

となる。

一方、信号発生スイッチ27がオンになると、保護抵抗22とプルアップ抵抗26には、 $I = V_{cc} / (R + r)$ の電流が流れ、そのため、このときの

A点の電圧Vonは、

$$V_{on} = R \cdot V_{cc} / (R + r) \dots (6)$$

に低下する。

上記(4)～(6)式から判るように、

$$V_{on} < V_{th} < V_{off} \dots (7)$$

となり、検知回路30によって信号発生スイッチ27のオン・オフを正確に判別出来ることが判る。

また、前記(3)式に示すごとく、保護抵抗22の抵抗値Rとプルアップ抵抗26の抵抗値rとは、 $R > r$ に設定してあるので、前記従来技術の問題点で述べた①～③の条件にも反しないことになる。

以下、前記と同様の実用的条件を満足するRとrの値の具体例を説明する。

すなわち、前記①～③の条件

$$3 \text{ k} \Omega \leq R \dots ①$$

$$R + r \leq 5 \text{ k} \Omega \dots ②$$

$$r \leq 2 \text{ k} \Omega \dots ③$$

に適合するRおよびrの値として、例えば、

$$R = 3.3 \text{ k} \Omega, r = 1.5 \text{ k} \Omega$$

とし、また、本発明の前記(2)式を満足するK

の値として、

$$K = 0.8 \quad (3.3 / (3.3 + 1.5) \approx 0.69 < K < 1)$$

とすると、

$$I_d = 300V / 3.3k\Omega = 91\mu A < 100\mu A$$

$$I_c = 5V / (3.3k + 1.5k) = 1.04\mu A > 1\mu A$$

となり、 $\pm 300V$ のサージ電圧に対して、 I_d を安全な $100\mu A$ 以下に保つことが出来、かつ、電源電圧を通常の $5V$ にしたままで配線コネクタの接点の酸化被膜を確実に融ることが出来るだけのコネクタ接点電流 I_c を流すことの出来ることが判る。また、このとき検知回路30の閾値は前記の条件を満足しているので、信号発生スイッチ27のオン・オフも確実に検出することが出来る。

次に、前記の検知回路30の具体的構成例を説明する。

第3図は、検知回路30の一実施例図であり、第4図はその入力電圧対出力電圧特性図である。

第3図において、入力端子41は、前記第1図のA点に接続され、抵抗 R_A と抵抗 R_B によって生成された基準電圧 V_f (前記閾値 V_{th} に相当)と入

力端子41の入力電圧とが電圧比較器43によって比較され、その結果が出力端子42へ出力される。

上記の回路は、第4図に示すとき入力電圧対出力電圧特性を有し、入力電圧がローレベル $V_{L,L}$ からハイレベル $V_{L,H}$ へと変化した場合、入力電圧が基準値 V_f を越えるところで出力電圧がローレベル $V_{L,L}$ からハイレベル $V_{L,H}$ へと遷移する。ここで、 V_f を前記第1図の(4)式を満足する値に設定すればよい。

次に、第4図は、検知回路30の他の実施例図であり、第5図はその入力電圧対出力電圧特性図である。

第4図の回路は、通常のCMOSインバータであるが、このCMOSインバータのスレッシュホールド電圧を調整することによって電圧比較器として用いることができる。

CMOSインバータの論理スレッシュホールド電圧 $V_{L,T}$ は、一般に下記(8)式のように表わされる。

$$V_{L,T} \approx \frac{V_{CC} + V_{TP} + V_{TN} \cdot \sqrt{\beta_n}}{1 + \sqrt{\beta_n}} \quad \dots (8)$$

上記(8)式において、 V_{CC} は電源電圧、 V_{TP} はPチャネルMOSトランジスタの閾値電圧、 V_{TN} はNチャネルMOSトランジスタの閾値電圧であり、また、 β_n はトランジスタの大きさを表わす係数で、同じプロセスの場合には下記(9)式のごとき値である。

$$\beta_n \propto \frac{(W/L)_n}{(W/L)_p} \quad \dots (9)$$

上記(9)式において、 W はMOSトランジスタのゲート幅、 L はMOSトランジスタのチャネル幅、 $(W/L)_n$ はNチャネルMOSトランジスタの W/L 比、 $(W/L)_p$ はPチャネルMOSトランジスタの W/L 比である。

第4図に示すときCMOSインバータでは、通常、 $V_{L,T} = (1/2)V_{CC}$ となるように各プロセス定数が決められるが、(8)式から明らかに、 V_{TP} 、 V_{TN} または β_n を変化させることによってCMOSインバータの論理スレッシュホールド $V_{L,T}$ を変化させることができる。

なお、一般に、上記のMOSトランジスタの閾

値電圧 V_{TP} 、 V_{TN} を制御するには、MOSトランジスタのチャネル領域の不純物濃度を制御する必要があるため、それらを変えるのは簡単ではない。より簡単に論理スレッシュホールド $V_{L,T}$ を変えるには、MOSトランジスタの大きさを調整すること、すなわち前記の β_n を変えることによって達成することが出来る。すなわち、前記第1図の(2)式において、 $V_{th} = V_{L,T}$ と考えると、 $0.5 < K < 1$ とするには、 $(W/L)_p > (W/L)_n$ に設定して β_n を小さくすることにより、実現することが出来る。

第5図は、上記のようにして論理スレッシュホールド電圧をシフトしたCMOSインバータの入力電圧対出力電圧特性図である。

第5図において、電圧変化を示す履歴直線Aは通常のCMOSインバータの特性であり、履歴直線Bは $V_{L,T}$ をシフトさせたCMOSインバータの特性である。

図示のごとく、検知回路の入力範囲が $V_{L,L}$ から $V_{L,H}$ まで変化するとき、従来のCMOSインバー

タでは、電圧変化を検出することができないが、論理スレッショルド電圧 V_{Lr} をシフトさせて V_{Lc} と V_{LH} の間に設定することにより、上記の変化範囲でも電圧変化を検知することが可能になり、したがって第1図の回路において、 $R > r$ であっても信号発生スイッチ27のオン・オフによる電流流出を検知することが出来る。

なお、本発明は、サージ保護用のダイオード4、5にサージ印加時に流れるダイオード電流の許容値 I_d と、コネクタの酸化絶縁を防止するためのコネクタ接点電流の所定値 I_c とを厳しく設定したことによって、保護抵抗22の抵抗値 R とプルアップ抵抗26の抵抗値 r がとり得る抵抗値の関係が $R > r$ となる場合に有効なものである。

また、これまでの説明では、プルアップ抵抗を用いて信号発生スイッチがオフのときに信号が高レベルになる回路について例示したが、プルダウン抵抗を用いて信号発生スイッチがオンのときに信号が高レベルになる回路の場合でも極性を反転させることで全く同様に構成することが可能であ

る。

〔発明の効果〕

以上説明してきたように、この発明によれば、信号発生スイッチがオン状態のときにプル抵抗と保護抵抗とを介して流れる電流値に応じて上記信号発生スイッチがオン状態かオフ状態かを判別する検知回路を設け、かつ、上記保護抵抗の抵抗値を上記プル抵抗の抵抗値より大きな値に設定したことにより、車両固有の悪環境下においても十分なコネクタ接点電流を確保し、かつ耐サージ性を損わずにノイズを除去する入力保護回路を集積回路化することが可能となり、より信頼性の高い、小型、低コストの電子装置を提供することが出来る、という優れた効果が得られる。

4. 図面の簡単な説明

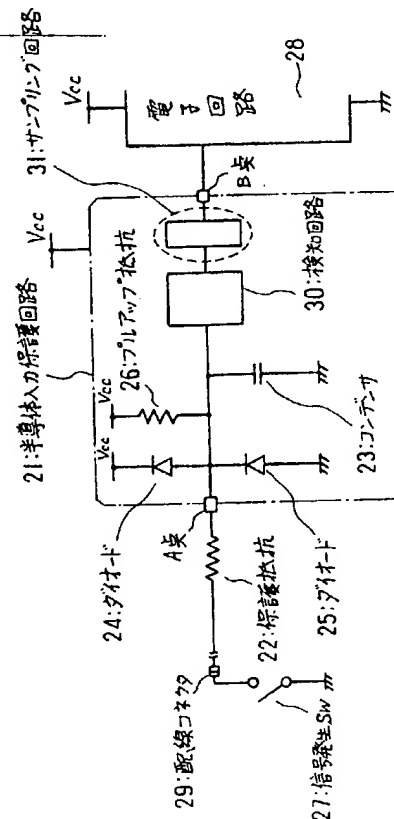
第1図は本発明の一実施例図、第2図は検知回路の一実施例図、第3図は第2図の回路の電圧特性図、第4図は検知回路の他の実施例図、第5図は第4図の回路の電圧特性図、第6図は従来のディスクリート構成による入力保護回路の一例図、

第7図は集積化した入力保護回路の一例図である。

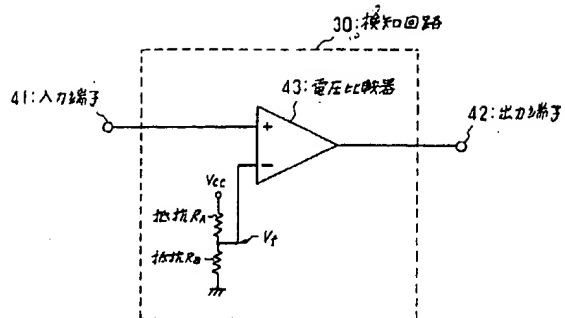
〈符号の説明〉

- | | |
|--------------|-------------|
| 21…半導体入力保護回路 | 23…コンデンサ |
| 22…保護抵抗 | 26…プルアップ抵抗 |
| 24、25…ダイオード | 28…電子回路 |
| 27…信号発生スイッチ | 30…検知回路 |
| 29…配線コネクタ | 31…サンプリング回路 |

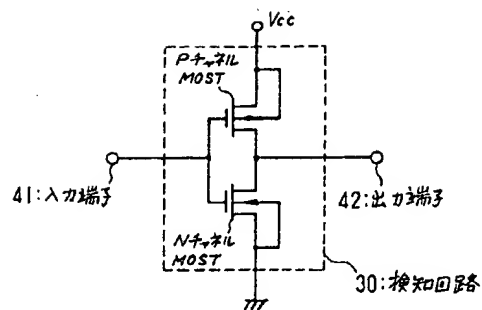
代理人弁理士 中村 純之助



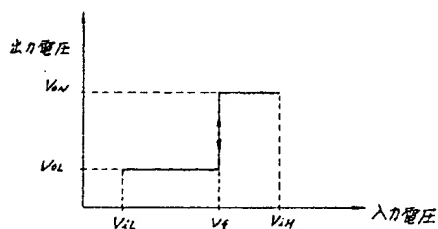
第1図



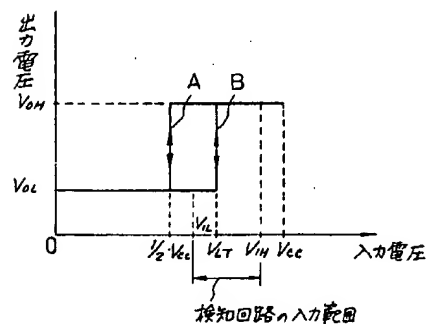
第 2 図



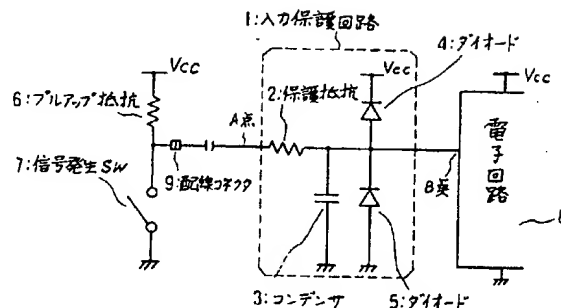
第 4 図



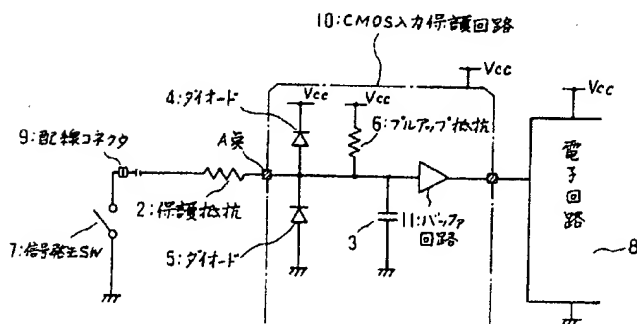
第 3 図



第 5 図



第 6 図



第 7 図